



**MEC - UNIVERSIDADE FEDERAL RURAL DO RIO DE JANEIRO
PRÓ-REITORIA DE GRADUAÇÃO
DAARG – DEPARTAMENTOS DE ASSUNTOS ACADÊMICOS E REGISTRO GERAL
DRA - DIVISÃO DE REGISTROS ACADÊMICOS**

PROGRAMA ANALÍTICO

DISCIPLINA

CÓDIGO: IC 503	NOME: ARQUITETURA E MONTAGEM DE COMPUTADORES
CRÉDITOS: 4 (T - 3 P – 1)	Cada Crédito corresponde a 15h/ aula

DEPARTAMENTO DE MATEMÁTICA

INSTITUTO DE CIÊNCIAS EXATAS

OBJETIVO DA DISCIPLINA

Ao final desta matéria o aluno deverá conhecer: o funcionamento interno de uma CPU e suas temporizações; funcionamento de unidade de controle microprogramada; o funcionamento de pipeline de instrução com seus benefícios e problemas. Os principais modelos de memória cache serão fixados. Todo este conhecimento básico permitirá ao aluno entender o funcionamento interno de computadores e suas diferenças.

AVALIAÇÃO

Pelo menos duas provas escritas deverão ser usadas na avaliação.

EMENTA

Níveis de máquinas virtuais, micro-programação, máquina convencional, nível de linguagem *assembly* e máquinas Risc.

PROGRAMA ANALÍTICO

I – Introdução aos Circuitos Lógicos

1. Álgebra booleana.
2. Principais componentes combinacionais utilizados em arquiteturas de computadores: multiplexador, de-multiplexador, decodificador, meio-somador, somador completo, Unidade lógica aritmética, buffer tri-state.
3. Principais componentes seqüenciais simples utilizados em arquiteturas de computadores: latches,

flip-flops, registradores, deslocadores, contadores e memórias.

II – Organização Básica de Computadores

1. Modelo de Von Neuman.
2. Ciclo de instrução.
3. CPU, Memória, barramentos, decodificação de memória e periféricos.
4. Formato da instrução
5. Tipos de endereçamento.
6. Tipos e formatos de Instruções
7. Arquiteturas de 4,3,2,1 e 0 endereços.
8. Máquinas multinível e máquinas virtuais.

III – Estudo do Seqüenciamento de Sinais em Arquitetura de Computador.

1. Arquitetura básica e ligação entre os componentes internos com a identificação dos sinais de controle e o caminho de dados.
2. Linguagem de montagem (linguagem assembly)
3. Micro-operações e transferências entre os registradores no ciclo de instrução
4. Seqüenciamento de sinais gerado pela unidade de controle
5. Introdução à unidade de controle.
6. Unidade de controle microprogramada, microinstrução. Lógica de sequenciamento.

IV Memória Cache

1. Introdução à hierarquia de memória.
2. Princípio de localidade espacial e temporal.
3. Modelos de memória cache:
 - 3.1 Modelo completamente associativo.
 - 3.2 Modelo direto.
 - 3.3 Modelo associativo por conjunto.
4. Cache multinível.
5. Cálculo de desempenho (CPI).

V Introdução a Arquiteturas RISC

1. Principais características
2. Diferenças entre CISC e RISC

VI- Introdução à Técnica Pipelining de Instrução

1. Princípio de superposição temporal
2. Conflitos:
 - 2.1 estruturais,
 - 2.2 dependências de dados
 - 2.3 dependência de controle
 - 2.4 modificações no pipeline com o propósito de diminuir os conflitos assim evitando paradas e formação de bolhas.
3. Introdução ao tratamento de desvio em pipeline
 - 3.1 Técnica delayed slot
 - 3.2 Técnicas de predição de desvios.

BIBLIOGRAFIA BÁSICA

PATERSON, D. A. & HENNESSY, J. L.; Organização e Projetos de Computadores; Editora Elsevier-Campus, 2005.

STALLINGS, W.; Arquitetura e Organização de Computadores: Projeto para o desempenho. Ed. Prentice Hall, 2002.

WEBER, R. F.; Fundamentos de Arquitetura de Computadores. Porto Alegre: Sagra Luzzatto, 2001.

TANENBAUM, A. S., Organização Estruturada de Computadores, editora Pearson-Prentice-Hall,

5^a edição. 2007.

BIBLIOGRAFIA COMPLEMENTAR

TOCCI, R. J.; Sistemas Digitais - Princípios e Aplicações.; Rio de Janeiro: Prentice-Hall, 2007.